

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-118169

(43)Date of publication of application : 19.04.2002

(51)Int.Cl.

H01L 21/768  
H01L 21/312

(21)Application number : 2000-311538

(71)Applicant : NEC CORP

(22)Date of filing : 12.10.2000

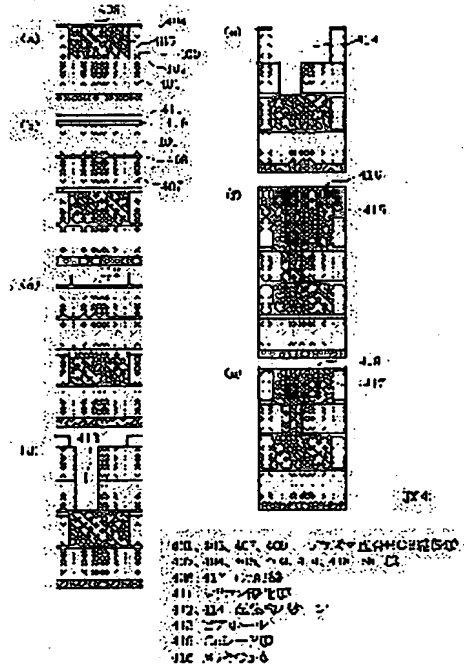
(72)Inventor : TADA MUNEHIRO  
HIROI MASAYUKI  
KAWAHARA JUN  
HAYASHI YOSHIHIRO

## (54) SEMICONDUCTOR DEVICE AND ITS FABRICATING METHOD

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To reduce line resistance, connection resistance and interconnection capacitance while enhancing electromigration resistance by preventing diffusion of copper even if an interconnection trench and a via hole made in an insulation film are directly filled with a metal principally comprising copper.

**SOLUTION:** An SiN film 406, a BCB(benzocyclobutene) insulation film 407, an SiC film 408, a BCB insulation film 409, an SiC film 410 and an SiO<sub>2</sub> film 411 are deposited on a Cu interconnection 405, a via hole 413 is opened by selective etching (d) and then an interconnection trench 414 is made (e). Subsequently, a Cu seed film 415 is deposited by MOCVD and a Cu film 416 is formed using the Cu seed film as an electrode (f). Excess Cu film is then removed by CMP, a Cu interconnection 417 connected with the Cu interconnection 405 through the via hole is formed, and then an SiC film 418 is formed (g).



## LEGAL STATUS

[Date of request for examination]

15.06.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

BEST AVAILABLE COPY

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-118169

(P2002-118169A)

(43) 公開日 平成14年4月19日 (2002.4.19)

(51) Int.Cl.

識別記号

F I

テーマコード (参考)

H 0 1 L 21/768

H 0 1 L 21/312

C 5 F 0 3 3

21/312

21/90

S 5 F 0 5 8

P

審査請求 未請求 請求項の数 11 O L (全 12 頁)

(21) 出願番号 特願2000-311538 (P2000-311538)

(22) 出願日 平成12年10月12日 (2000.10.12)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 多田 宗弘

東京都港区芝五丁目7番1号 日本電気株式会社内

(72) 発明者 廣井 政幸

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 100096253

弁理士 尾身 祐助

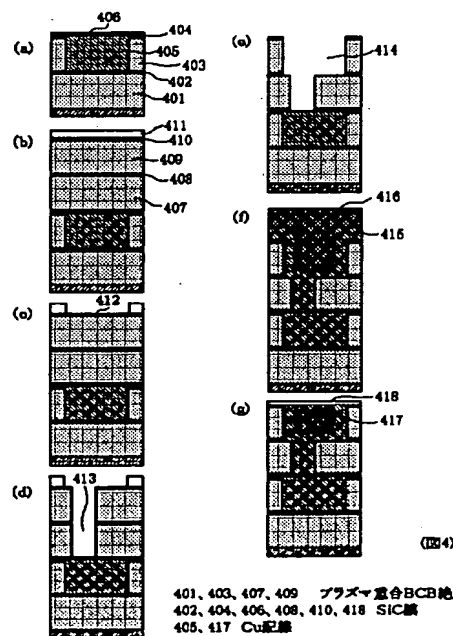
最終頁に続く

(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】

【課題】 絶縁膜に形成された配線溝およびビアホールに直接銅を主成分とする金属を埋め込んでも銅の拡散を起こさないようにして、配線抵抗および接続抵抗と配線容量の低減を図る。耐エレクトロマイグレーション性の向上。

【解決手段】 Cu配線405上に、SiN膜406、BCB (ベンゾシクロブテン) 絶縁膜407、SiC膜408、BCB絶縁膜409、SiC膜410、SiO<sub>2</sub>膜411を堆積し、選択的エッチングによりビアホール413を開口し (d)、配線溝414を開設する (e)。MOCVD法によりCuシード膜415を堆積し、これを電極としてメッキCu膜416を形成する (f)。CMPにより余剰のCu膜を除去して、ビアホールを介してCu配線405に接続されたCu配線417を形成した後、SiC膜418を形成する (g)。



401, 403, 407, 409 プラズマ重合BCB絶縁膜  
402, 404, 406, 408, 410, 418 SiC膜  
405, 417 Cu配線  
411 シリコン酸化膜  
412, 414 配線溝パターンの  
413 ビアホール  
415 Cuシード膜  
416 メッキCu膜

## 【特許請求の範囲】

【請求項 1】 半導体素子が形成された基板上の有機高分子絶縁膜に形成された配線溝およびビアホールに銅を主成分とする金属配線材を充填して形成された配線および接続プラグを有する半導体装置において、前記有機高分子絶縁膜がプラズマ重合法にて作製されたジビニルシロキサンベンゾシクロブテンあるいはその誘導体を骨格とする有機高分子絶縁膜であり、かつ、少なくとも 1 層の配線とこれに連なる接続プラグとは前記有機高分子膜に直接接触して形成されていることを特徴とする半導体装置。

【請求項 2】 半導体素子が形成された基板上の有機高分子絶縁膜に銅を主成分とする金属配線材からなる配線が埋設されている半導体装置において、前記有機高分子絶縁膜がプラズマ重合法にて作製されたジビニルシロキサンベンゾシクロブテンあるいはその誘導体を骨格とする有機高分子絶縁膜であり、かつ、前記配線の側面は前記有機高分子膜に直接接触して形成されていることを特徴とする半導体装置。

【請求項 3】 前記有機高分子絶縁膜の層間に無機バリア絶縁膜が介在していることを特徴とする請求項 1 記載の半導体装置。

【請求項 4】 前記無機バリア絶縁膜が、SiN または SiC のいずれかによって形成されていることを特徴とする請求項 3 記載の半導体装置。

【請求項 5】 前記配線および前記接続プラグ、または、前記配線は、少なくとも底面および外周部分が MOCVD (有機金属化学気相成長) 法により形成されていることを特徴とする請求項 1 または 2 記載の半導体装置。

【請求項 6】 (1) 半導体素子が形成されその上にな下層配線が形成された基板上に、気化したベンゾシクロブテン・モノマーを用いプラズマ重合法によりベンゾシクロブテン若しくはその誘導体を骨格として含む有機高分子絶縁膜を形成する工程と、

(2) 前記有機高分子絶縁膜を選択的にエッチング除去して、該有機高分子絶縁膜に、配線溝、および／または、ビアホール、を開設する工程と、

(3) 前記有機高分子絶縁膜に直接接触するように、銅を主成分とする金属配線材を堆積する工程と、を有する

【請求項 7】 前記ベンゾシクロブテンが、ジビニルシロキサンベンゾシクロブテンであることを特徴とする請求項 6 記載の半導体装置の製造方法。

【請求項 8】 前記第 (3) の工程においては、少なくとも該工程の初期において有機銅錯体を出発原料とする MOCVD 法によって銅を主成分とする金属配線材を堆積することを特徴とする請求項 6 記載の半導体装置の製造方法。

【請求項 9】 前記第 (3) の工程は、有機銅錯体を出

発原料とする MOCVD 法によって銅を主成分とする第 1 の金属配線材を堆積する前半の工程と、該前半の工程で形成された前記第 1 の金属配線材を電極として行う電解メッキ法によって銅を主成分とする第 2 の金属配線材を堆積する後半の工程とを含んでいることを特徴とする請求項 6 記載の半導体装置の製造方法。

【請求項 10】 MOCVD 法によって成膜される前記金属配線材の膜厚を前記有機高分子絶縁膜に形成された前記ビアホールの半径以上とすることを特徴とする請求項 8 または 9 記載の半導体装置の製造方法。

【請求項 11】 前記第 (1) の工程の後、前記第 (2) の工程に先立って、前記有機高分子絶縁膜上に無機絶縁膜を堆積する工程が付加されることを特徴とする請求項 6 記載の半導体装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、半導体装置とその製造方法に関し、さらに詳しくは、絶縁膜に有機高分子絶縁膜を用いた配線構造を有する半導体装置とその製造方法に関するものである。

## 【0002】

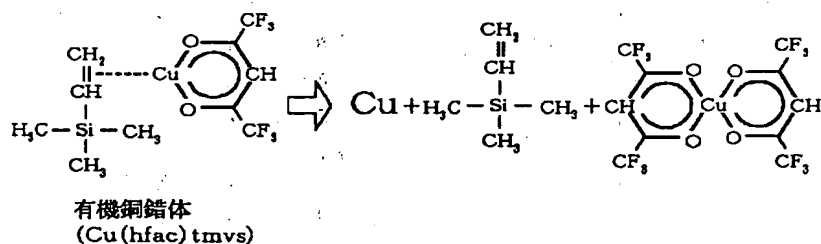
【従来の技術】従来、集積回路の配線材料にはアルミニウム (Al) もしくは Al 合金が、配線間および配線層間の絶縁膜にはシリコン酸化膜 (SiO<sub>2</sub>) が広く用いられてきた。しかし、LSI の微細化の進行に伴い、配線における信号伝送の遅延を抑制、低減するうえで、配線抵抗の低減のために配線材には銅 (Cu) が、配線間容量の低減のために配線間および配線層間の絶縁膜には誘電率の低い有機物や空孔を含んだシリコン酸化膜が使用されるようになってきた。しかし、Cu を主成分とする配線においては、シリコン (Si) や SiO<sub>2</sub> をはじめとする絶縁膜中における Cu の拡散が Al よりも速く、トランジスタをはじめとするシリコンデバイス部への侵入、配線間の絶縁耐圧劣化等を防いで信頼性を確保するために、Cu の周囲に拡散を防止するバリア膜を形成することが必要となる。

【0003】【従来例 1】以下に、Cu 膜の下面および側面を Cu の拡散防止 (バリア) 膜となる導体膜で覆う構造と製造方法について説明する。図 7 は、現在一般に用いられるダマシン構造の配線の製造方法を示す工程順の断面図である。シリコン基板 501 上にシリコン酸化膜 502、シリコン酸窒化膜 (SiON) 膜 503、シリコン酸化膜 504 を順次堆積し、シリコン酸化膜 504、シリコン酸窒化膜 503 を選択的に除去して配線溝を形成する。次に、全面に導電性のバリア膜 505 と Cu 膜を堆積し、化学機械研磨 (Chemical Mechanical Polishing: CMP) によって余剰な Cu 膜およびバリア膜 505 除去して Cu 配線 506 を形成する [図 7 (a)]。

【0004】次に、下層の Cu 配線 506 の埋め込まれ

たシリコン酸化膜 504 上に絶縁性のバリア膜 507、シリコン酸化膜 508、シリコン酸窒化膜 509、シリコン酸化膜 510 を順次堆積し [図 7 (b)]、その上にビアホール形成領域に開口を有するレジスト膜 511 を形成する [図 7 (c)]。そしてレジスト膜 511 をマスクとして異方性エッチングによってシリコン酸化膜 510、シリコン酸窒化膜 509、シリコン酸化膜 508 を順にエッチングした後、レジスト膜 511 を除去することでビアホール 512 を形成する [図 7 (d)]。

【0005】次に、シリコン酸化膜 510 上に配線溝形成領域に開口を有するレジスト膜 513 を形成し [図 7 (e)]、レジスト膜 513 をマスクに異方性エッチングを行って配線溝 514 に相当するシリコン酸化膜 510 を除去する。そして、レジスト膜 513 を除去した後、ビアホール 512 の底にあるバリア膜 507 をエッチング除去して底部に Cu が露出したビアホールを形成する [図 7 (f)]。次に、この全表面に、導電性のバリア膜 515 を成膜した後、スパッタ法による Cu シード膜堆積しこれを電極として電解メッキ法にて Cu を堆積して Cu 膜 516 を形成する [図 7 (g)]。続いて、CMP 法によって配線溝およびビアホール以外の余剰な Cu 膜 516 および余剰なバリア膜 515 を除去して、ビアホール内の Cu プラグ 517 とこの Cu プラグ 517 によって下層の Cu 配線 506 に接続された Cu 配線 518 を形成する。そして、その上に絶縁性のバリア膜 519 を成膜する [図 7 (h)]。



【0009】かかる微細開口部への埋め込みを改善する方法として、MOCVD 法による Cu 成膜も検討されている。この MOCVD 法による Cu 成膜の反応式を化 1 に示す (但し、係数は省略)。この Cu 成長方法では、ヘキサフルオロアセチルアセトンジハイドレート [hexafluoro-acetylacetone dihydrate (Hhfac)] とトリメチルビニルシラン [tri-methylvinylsilane (tmvs)] とからなる添加剤 (Hhfac・tmvs) が添加された、ヘキサフルオロアセチルアセトネート銅 [hexafluoro-acetylacetonate copper; Cu(hfac)] とトリメチルビニルシラン [tri-methylvinylsilane (tmvs)] からなる有機銅錯体 Cu(hfac)tmvs を気化し、窒素キャリアガスにより真空チャンパー内の 200℃ 程度に加熱された基板上に導入する。そこで、Cu(hfac)tmvs の熱化学反応により、Cu を遊離させ、基板上に Cu 膜を析出させる。

【0010】[従来例 3] 上述したように、層間の絶縁

膜 519 を成膜する [図 7 (h)]。

【0006】以上の工程により、下面、側面および上面が全て導電性ないし絶縁性のバリア膜で覆われた、Cu 配線 506 と、Cu プラグ 517 および Cu 配線 518 が形成される。ところで、これらダマシンプロセスに用いられるバリア膜のうち導電性のバリア膜には、Cu の拡散防止能力が高いこと、下地となる絶縁膜および Cu 配線部との密着性が高いこと、およびプロセス上の熱的安定性が高いことが要求され、これらを満たすものとして、比較的高融点であるチタン (Ti)、タンタル (Ta)、タングステン (W) などの金属およびその窒化物または珪化物若しくはそれらを積層したものがよく用いられる。なお、このようなダマシン構造の銅配線を有する半導体装置は、例えば特開平 11-186274 号公報等により公知となっている。

【0007】[従来例 2] 上述したように、ダマシン構造の Cu 膜を形成するには、導電性のバリア膜上にスパッタ法によって銅シード膜を形成した後これを電極として電解メッキ法に Cu を堆積していたが、ビアホール径が 0.1 μm にまで微細化が進行すると、スパッタ法による銅シード膜を配線溝やビアホールの表面に均一かつ連続に成膜することが困難となる。

【0008】

【化 1】

膜として用いられる低誘電率材料には、有機物が用いられているが、中でもベンゾシクロブテン (Benzocyclobutene: BCB) モノマーを出発原料として得られる有機高分子絶縁膜が有望視されている。図 8 は、BCB 絶縁膜を形成するために従来より一般的に用いられている熱重合法の反応過程を説明する図である。この熱重合法では、基板上に塗布されたベンゾシクロブテン・モノマー膜を 300℃ 程度に加熱することで炭素 4 員環の開環反応を起こさせ、これにより得られるビニル基とジビニル基とに熱重合反応を生じさせて BCB 絶縁膜を得る。この熱重合法により得られる BCB 膜の比誘電率は 2.7 程度 (シリコン酸化膜の比誘電率は 3.8 程度) で、また耐熱性は 350℃ 程度である。

【0011】特開平 8-264962 号公報には、熱重合法を用いた BCB 絶縁膜上に導電性バリア膜を介することなく Cu 配線を形成する技術が開示されている。す

なわち、基板上に層間絶縁膜となるベンゾシクロブテン樹脂をコーティングし熱硬化法を用いて硬化させた後、必要に応じてビアホールを形成しスパッタ法により若しくはスパッタ法とメッキ法を併用してBCB樹脂膜上に直接Cu膜を形成しこれをパターンニングしてCu配線を

#### 【0012】

【発明が解決しようとする課題】従来例1にて説明したように、シリコン酸化膜を層間絶縁膜としてCu配線を形成する場合、Cu配線やCuプラグの下面と側面は導電性のバリア膜にて被覆する必要がある、配線の断面におけるCu膜の面積が狭められる。而して、バリアメタルによってCuの拡散を防止するためにはある一定以上の厚さが必要となるため、LSIの設計ルールの縮小化に伴い、配線幅、ビアホール径が共に0.1μm以下に微細化されると、配線全体に占めるバリアメタルの割合が大きくなる。そして、多くのバリアメタルの抵抗率は約200μΩ・cm以上でありCuの抵抗率約2μΩ・cmに比較して2桁以上大きいため、銅配線の抵抗が増大する。また、下層のCu配線と上層のCuプラグとの接合は、抵抗の高いバリア膜を挟み込む構成となるため、配線抵抗を低く抑えることが困難となる。そのため、配線遅延が増大し配線材料に低比抵抗のCuを採用したことの効果が阻害される。さらに、導電性のバリア膜が高抵抗であることにより配線温度が上昇し、エレクトロマイグレーション(Electro-migration)に対する耐性が低くなるという問題が生じる。

【0013】従来例2で説明した、MOCVD法によってCu膜を形成する方法では、熱化学反応は下地膜が導電性バリア膜の場合、例えばTaやTa<sub>2</sub>Nの場合、有機銅錯体であるCu(hfac)<sub>3</sub>tmvsに含まれるフッ素とTaが反応して、Cu/TaあるいはCu/Ta<sub>2</sub>N界面にTaF<sub>5</sub>等のフッ化物が形成されてしまう。これら導電性バリア膜とのフッ化物は抵抗が非常に高く、また300℃以上でフッ素を放出し、密着性を劣化させる。このことが、微細な開口部への埋め込み性に優れているMOCVD法によるCu成膜の実用化を阻む要因となっていた。

【0014】一方、低誘電率膜であるBCB膜にCu膜を形成する場合には、その耐熱性が問題となる。ビアホールを埋め込んで成長した銅膜は結晶粒が小さいため、結晶化のために400℃程度のアニールが必要となる。ところが、熱重合法によって形成したBCB絶縁膜では耐熱性が350℃であり、十分な結晶成長ができないという課題があった。さらに、熱重合法によるBCB絶縁膜では、MOCVD法によりCu膜を直接成長させる際に、原料ガスがBCBと反応を起こし、BCB絶縁膜中にCuが拡散してしまうという問題が起こる。

【0015】本発明の課題は上述した従来技術の問題点を解決することであって、その目的は、低誘電率膜であるBCB膜に直接銅膜をMOCVD法によって形成でき

るようにして、配線抵抗の低減と配線容量の低減を図ると共に、Cu膜に対する結晶化のための熱処理を行い得るようにすることにある。

#### 【0016】

【課題を解決するための手段】上記の目的を達成するため、本発明によれば、半導体素子が形成された基板上の有機高分子絶縁膜に形成された配線溝およびビアホールに銅を主成分とする金属配線材を充填して形成された配線および接続プラグを有する半導体装置において、前記有機高分子絶縁膜がプラズマ重合法にて作製されたジビニルシロキサンベンゾシクロブテンあるいはその誘導体を骨格とする有機高分子絶縁膜であり、かつ、少なくとも1層の配線とこれに連なる接続プラグとは前記有機高分子膜に直接接触して形成されていることを特徴とする半導体装置、が提供される。また、上記の目的を達成するため、本発明によれば、半導体素子が形成された基板上の有機高分子絶縁膜に銅を主成分とする金属配線材からなる配線埋設されている半導体装置において、前記有機高分子絶縁膜がプラズマ重合法にて作製されたジビニルシロキサンベンゾシクロブテンあるいはその誘導体を骨格とする有機高分子絶縁膜であり、かつ、前記配線の側面は前記有機高分子膜に直接接触して形成されていることを特徴とする半導体装置、が提供される。そして、好ましくは、前記有機高分子絶縁膜の層間に無機バリア絶縁膜が介在している。また、好ましくは、前記配線と前記接続プラグは、少なくとも底面および外周部分がMOCVD法により形成される。

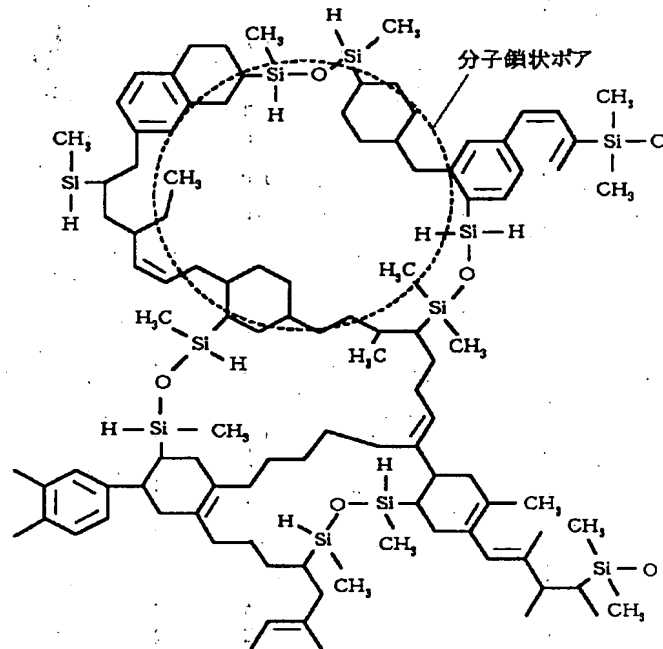
【0017】また、上記の目的を達成するため、本発明によれば、(1)半導体素子が形成されその上に下層配線が形成された基板上に、気化したベンゾシクロブテン・モノマーを用いプラズマ重合法によりベンゾシクロブテン若しくはその誘導体を骨格として含む有機高分子絶縁膜を形成する工程と、(2)前記有機高分子絶縁膜を選択的にエッチング除去して、該有機高分子絶縁膜に、配線溝、および/または、ビアホール、を開設する工程と、(3)前記有機高分子絶縁膜に直接接触するように、銅を主成分とする金属配線材を堆積する工程と、を有することを特徴とする半導体装置の製造方法、が提供される。そして、好ましくは、前記ベンゾシクロブテンはジビニルシロキサンベンゾシクロブテンである。また、好ましくは、前記第(3)の工程においては、少なくとも該工程の初期において有機銅錯体を出発原料とするMOCVD法によって銅を主成分とする金属配線材を堆積する。

#### 【0018】

【発明の実施の形態】特別なバリア材を用いずにCuを配線材料として使用するためには、Cuの拡散係数が小さくかつCuとの密着性の高い絶縁膜を用いる必要がある。そのような有機絶縁膜としては、BCB絶縁膜が知られている。本発明においては、このBCB絶縁膜を形

成する方法として、ジビニルシロキサンベンゾシクロブテン・モノマーを気化させて、気化したこのモノマーをHe等のプラズマ中に導入して重合BCB膜を得るプラズマ重合法が用いられる。なお、プラズマ重合法を用いたBCB膜の形成方法は、特開2000-100803号公報に開示されている。

【0019】プラズマ重合法では、例えば、0.1g/minで供給されるBCBモノマーの気化温度を200℃とし、流量500sccmのHeキャリアガスで反応室に送り、13.56MHzのRFパワーの印加されたシャワーヘッドからHeプラズマ中にBCBモノマーガスを供給し、400℃に加熱した基板上にプラズマ重合BCB絶縁膜を成長させる。このプラズマ重合BCB絶縁膜の比誘電率は2.5~2.6であり、前記熱重合BCB絶縁膜よりも小さい。



(プラズマ重合BCB絶縁膜の構造)

【0022】図6に、プラズマ重合BCB絶縁膜の低Cu拡散性を示すSIMSプロファイルを示す。Si基板上にプラズマ重合BCB絶縁膜を0.3μmの膜厚に成膜した後、有機銅錯体Cu(hfac)tmvsを用いたMOCVD法によりCu膜を0.2μm厚に成膜し、400℃にて7時間の熱処理を行った。得られた試料についてSi基板側からSIMS測定を行った。比較のためにSiO<sub>2</sub>上にCuを成膜した試料の測定結果をも示す。絶縁膜中のCuの濃度は10<sup>16</sup>(atoms/cm<sup>3</sup>)以下であることが望まれるところ、SiO<sub>2</sub>の場合には、この濃度に変化するまでの深さが0.15μm程度であるのに対して、プラズマ法によるBCB絶縁膜の場合には0.03μm程度である。このことから、プラズマ重合BCB絶縁膜では、MOCVDによるCuの成膜時に絶縁膜

【0020】図5に、プラズマ重合BCB絶縁膜と熱重合法で得たBCB絶縁膜(熱重合BCB絶縁膜)に対するフーリエ変換赤外線分光スペクトルを示す。この図から、プラズマ重合BCB絶縁膜の構造は熱重合BCB絶縁膜とは完全には一致していないが、その基本骨格は保たれていることが確認される。プラズマ重合BCB絶縁膜の構造は化2に示されるように、一部のベンゼン環あるいは炭素6員環の一部が開環した分子鎖状ボアを含む構造を有しているものと推定されている。このプラズマ重合BCB絶縁膜では400℃以上の耐熱性が得られると共に化学的安定性の向上が図られ、さらに機械的強度も十分であることが確認されている。

【0021】

【化2】

中に取り込まれるCuの量が少なくかつCuの熱拡散に対する高い耐性を有していることが分かる。

【0023】残る課題は銅と有機膜との密着性の問題であり、この問題をクリアできるならば配線間容量が小さく、かつ比抵抗の小さい銅配線によるLSIの実現が可能である。CuとBCB絶縁膜との密着性について評価を行うため、プラズマ重合BCB絶縁膜上にMOCVD法にてCuを成膜し、住友3M社製スコッチテープ(Scotch Brand Tape No. 56)を用いてCu/BCB界面の密着性を評価した。1mm×1mmのメッシュを切り出した部分100個に対してテープテスト評価を行った結果、いずれの試料においても剥がれは確認されず、Cu/BCB界面は強固な密着性を有することが確認された。

【0024】これらの結果はCu上にBCB絶縁膜を成膜した場合にも同様の結果が得られた。さらに、プラズマ重合BCB絶縁膜に作製した配線溝パターンに対して、MOCVD法を用いてCuの埋め込みを行い、400℃で30分結晶化アニールした後、CMP法で研磨を行うことで、BCB/Cu配線を作製したところ、Cuバリア膜を用いることなく配線の作製が可能であり、Cu/BCB界面の密着性はデバイス作製プロセスに耐え得る十分な強度を有していることが確認された。さらに、かかる配線を400℃で10時間アニールしても配線間リーク電流の増大は見られず、 $10^{-9}\text{A}/\text{cm}^2$ 程度の十分な絶縁耐性を確保していた。

【0025】MOCVD法による銅膜とプラズマ重合BCB絶縁膜との密着性が改善されたことの原因として、まず出発原料であるCu(hfac)tmvsに含まれるフッ素と反応する金属あるいはその窒化物が下地に存在しないことが挙げられる。さらに、Cu(hfac)tmvsの構造をみれば明らかのように、Cu原子はビニル基に見られるような炭素の $\pi$ 電子との親和性がよい。このことは、ベンゼン環やビニル基といった炭素原子の不飽和結合、すなわち $\pi$ 電子を有する有機高分子絶縁膜に対して、MOCVD-Cu膜は密着性がよいことを意味し、これは実験によっても確認された。

【0026】以上説明したように、プラズマ重合BCB絶縁膜とMOCVD-Cu膜とを組み合わせることによって、バリアメタルの使用を排除できるCuに対する高い耐拡散性と、0.1 $\mu\text{m}$ 以下といった微細パターンに対する銅膜の埋め込みと、バリア膜を排除したことによる低抵抗化と、配線間容量の低減という技術課題を同時に解決することができる。

【0027】

【実施例】次に、プラズマ重合BCB絶縁膜とMOCVD-Cu膜とを組み合わせた本発明の実施例について、図面を参照して詳細に説明する。

【第1の実施例】図1は、本発明の第1の実施例の配線構造の製造方法を示す工程順の断面図である。素子を形成した半導体基板上に、プラズマ重合BCB絶縁膜101を0.6 $\mu\text{m}$ 厚に堆積する。ここでは、0.1 $\text{g}/\text{min}$ で供給されるBCBモノマーの気化温度を200℃とし、流量500 $\text{sccm}$ のHeキャリアガスで反応室に送り、13.56MHzのRFパワーの印加されたシャワーヘッドからHeプラズマ中にBCBモノマーガスを供給し、400℃に加熱した基板上にプラズマ重合BCB絶縁膜を成長させた。

【0028】その上面に、トリメチルシランを原料とするプラズマCVD法によりSiC膜102を0.03 $\mu\text{m}$ 厚に成膜する。このSiC膜は、プラズマ重合BCB絶縁膜に配線溝を形成する際のエッチストップ膜として機能する。さらに、0.4 $\mu\text{m}$ 厚のプラズマ重合BCB絶縁膜103とエッチングハードマスクとなる膜厚0.

03 $\mu\text{m}$ のSiC膜104を成膜する。これらSiC膜102および104をSiN膜に変更することも可能である【図1(a)】。

【0029】リソグラフィによって配線溝形状に開口を有するフォトレジスト膜を形成し、これをマスクとしてフッ素系エッチングガス、例えば $\text{CF}_4/\text{Ar}/\text{O}_2$ ガスにてSiC膜104を異方性エッチングし、さらにエッチングガスを $\text{N}_2/\text{O}_2$ 系に切り替えてフォトレジスト膜を除去しながら、プラズマ重合BCB絶縁膜103をエッチングして配線溝107を形成する。ここで、 $\text{N}_2/\text{O}_2$ 系ガスでは、SiC膜102および104はエッチングされないため、フォトレジストが完全に除去されるまでオーバーエッチングを行っても配線溝深さは一定に保たれる【図1(b)】。

【0030】この全表面に、MOCVD法によりCu膜105を0.6 $\mu\text{m}$ 厚に成膜する。ここでは、基板温度を195℃としてMOCVD-Cu膜を成長させた【図1(c)】。400℃、20分のCu膜の結晶化アニールを行った後、CMPによって配線溝以外の余剰なCuを除去し、Cu配線108を形成する。このCMPでは、シリカ( $\text{SiO}_2$ )を主成分とする研磨剤に過酸化水素( $\text{H}_2\text{O}_2$ )を混合した研磨溶液(スラリー)を用いた。ここで、CuのCMPにおいて、プラズマ重合にて作製されたBCB絶縁膜とMOCVD-Cuとの密着性は十分高く、剥がれ等が起こらないことが確認された

【図1(d)】。次に、プラズマ重合BCB絶縁膜106を0.4 $\mu\text{m}$ の厚さに成膜することで、Cu配線側面および上面がプラズマ重合BCB絶縁膜で覆われるCu配線108を得る【図1(e)】。

【0031】以上の工程により間隔0.28 $\mu\text{m}$ で隣接する10mm長の配線対を形成し、400℃で10時間のアニールを行った後に配線間リーク電流を測定したところ $10^{-9}\text{A}/\text{cm}^2$ 程度と低く、アニール後も十分な絶縁耐性を確保していることが確認された。さらに、導電性バリア膜である0.03 $\mu\text{m}$ 厚のTa/TaN膜を用いた場合と配線抵抗を比較した結果、配線抵抗率は2.5 $\mu\Omega\cdot\text{cm}$ から2.0 $\mu\Omega\cdot\text{cm}$ へと約25%低減することも確認された。

【0032】【第2の実施例】第1の実施例は、下層の配線部上に埋め込みと研磨によって単層の上層配線を形成する、すなわちシングルダマシン(Single Damascene)法と呼ばれる手法に係るものであったが、層間絶縁膜に上層の配線溝および下層の配線と接続するビアホールを形成した後両者に配線材を埋め込んで研磨を行う、デュアルダマシン(Dual Damascene)法に関しても同様に本発明を適用することができる。以下にその実施例について図面を参照して詳細に説明する。図2は、本発明の第2の実施例の配線構造の製造方法を示す工程順の断面図である。図2は図1と同様の手法をデュアルダマシン法に適用したものであ

る。

【0033】シングルダマシン法により、図1(d)までの工程によりCu配線108を形成する[図2

(a)]。プラズマ重合BCB絶縁膜201を0.6μm厚、エッチストップ膜であるSiC膜202を0.03μm厚に成膜し、さらにプラズマ重合BCB絶縁膜203を0.3μm厚、エッチングハードマスクとなるSiC膜204を0.03μm厚に成膜する[図2

(b)]。リソグラフィによって形成すべきビアホール207の開口を有するフォトレジスト膜(図示せず)を形成した後、CF<sub>4</sub>/Ar/O<sub>2</sub>ガスにて、SiC膜204とプラズマ重合BCB絶縁膜203とエッチストップ膜であるSiC膜202を異方性エッチングし、さらにエッチングガスをN<sub>2</sub>/O<sub>2</sub>ガスに切り替えてフォトレジストを除去しながらプラズマ重合BCB絶縁膜201にビアホール207を形成する[図2(c)]。

【0034】続いて、リソグラフィによって形成すべき配線溝のパターン形状の開口を有するフォトレジスト膜(図示なし)を形成した後、N<sub>2</sub>/O<sub>2</sub>ガスを用いた異方性エッチングによって、SiC膜204上のフォトレジストを除去しながらプラズマ重合BCB絶縁膜203に配線溝208を形成する[図2(d)]。有機洗浄で残留するフォトレジストを完全に除去した後、この全表面にMOCVD法により0.8μm厚のCu膜205を成膜する。この際、ビアホール底には下地配線のCuが存在するため、このCuを触媒としてMOCVD-Cuが成長することから、ビアホール底部では清浄なCu/Cu界面が形成される[図2(e)]。400℃、20分の結晶化アニールを行った後、CMPによって配線溝208およびビアホール207以外の余剰なCuを除去してCu配線209、Cuプラグ210を形成する[図2(f)]。

【0035】さらに、プラズマ重合BCB絶縁膜206を成膜することで、Cu配線209およびCuプラグ210の周囲がプラズマ重合BCB絶縁膜で覆われるCu配線構造が形成される。但し、この場合Cu配線209の底面には、エッチストップ膜であるSiC膜202が存在するが、SiC膜も優れたCu拡散バリア性を有していることから、Cu拡散の恐れはない。すなわち、この配線構造によって、ビアホール接続部と配線底面および配線側面にTa/TaN膜等の高抵抗の導電性バリア膜の存在しないCu配線構造が形成される[図2(g)]。

【0036】以上の工程により間隔0.28μmで隣接する10mm長の配線対を形成し、400℃で10時間のアニールを行った後配線間リーク電流を測定したところ10<sup>-9</sup>A/cm<sup>2</sup>程度であり、長時間のアニールにおいても十分な絶縁耐性を確保していることが確認された。さらに、導電性のバリア膜である0.03μm厚のTa/TaN膜を用いた場合と配線抵抗を比較した結

果、配線抵抗率は2.5μΩ・cmから2.0μΩ・cmへと約25%低減し、ビアホール接続抵抗は1Ω程度から0.1Ω以下に低減することも確認された。

【0037】図3に、半導体素子の形成された基板上に本実施例を適用した例を示す。素子を形成した半導体基板上に、SiO<sub>2</sub>膜301を成膜し、リソグラフィと異方性エッチングによって半導体素子との接合部となるコンタクトホールを開孔して、半導体素子と上部多層配線とを接続するWコンタクトプラグ302を形成する。その後、プラズマ重合BCB絶縁膜303およびSiC膜304を堆積し、リソグラフィと異方性エッチングによって半導体素子との接合部となる配線溝を開孔する。表面全面にTa/TaN積層バリア膜305を計0.04μm厚に成膜する。バリア金属膜を用いるのは最下層の第一配線のみである。これは、最下層配線の下には、SiO<sub>2</sub>膜301が存在するためである。

【0038】次に、MOCVD法によってCu膜306を0.6μm厚に成膜して配線溝にCuを埋め込み、CMPによって余剰のCu膜を除去して第1層Cu配線を形成する。第2層配線以降では、プラズマ重合BCB絶縁膜とSiC膜の積層膜を堆積した後配線溝とビアホールとを形成し、MOCVD法で直接Cuを堆積しCMPを行ってCu配線とCuプラグを形成する工程を繰り返すことにより多層配線を形成する。本発明の実施例においては、Cu成膜前の配線溝部の側面およびビアホールの側面および底面に導電性バリア膜が存在しないことが重要であり、配線溝とビアホールの形成工程手順は必ずしも実施例通りである必要はない。例えば図2(c)から図2(d)に至るまでの工程においても、まず配線溝を形成した後にビアホールを形成するようにしてもよい。また、ハードマスクやエッチストップ膜となる無機膜は省略することもできる。

【0039】[第3の実施例] 図4は、本発明の第3の実施例の配線構造の製造方法を示す工程順の断面図である。第3の実施例では、Cu配線上面にカバー膜となるバリア絶縁膜層を挿入しておくことで、エッチングやアッシングなどの加工性時にCu上面を保護するようにした。また、有機高分子膜のエッチングにダブルハードマスクを用い、さらにCuの埋め込みにMOCVD法と電解メッキ法とを組み合わせた。まず、素子を形成した半導体基板上に、プラズマ重合BCB絶縁膜401を0.6μmの厚さに堆積する。その上面に、トリメチルシランを原料とするプラズマCVD法によりSiC膜402を0.03μm厚に成膜する。このSiC膜は、プラズマ重合BCB絶縁膜に形成される配線溝のエッチストップ膜として作用する。

【0040】さらに、0.4μm厚のプラズマ重合BCB絶縁膜403とエッチングハードマスクとなるSiC膜404を0.03μm厚に成膜する。リソグラフィと異方性エッチングとによりプラズマ重合BCB絶縁膜4

10

20

30

40

50

0.3に配線溝を形成し、MOCVD法によりCuを0.6μm厚に成膜し、さらにCMPによって配線溝以外の余剰なCuを除去することで、Cu配線405を形成する。その後、Cu配線上面にカバー膜となるバリア絶縁膜層として0.03μm厚のSiC膜406を成膜する【図4(a)】。

【0041】プラズマ重合BCB絶縁膜407を0.6μm厚、エッチストップ膜であるSiC膜408を0.03μm厚に成膜し、さらにプラズマ重合BCB絶縁膜409を0.3μm厚、下層ハードマスクであるSiC膜410を0.03μm厚に成膜し、さらに上層ハードマスクとしてシリコン酸化膜411を0.06μm厚に成膜する【図4(b)】。フォトリソグラフィとCF<sub>4</sub>/Arガスによる異方性エッチングによって上層ハードマスクに配線溝パターン412を形成し、酸素プラズマ処理でフォトレジストを除去する【図4(c)】。

【0042】フォトリソグラフィにより形成すべきビアホールのパターン状の開孔を有するフォトレジスト膜(図示なし)を形成し、これをマスクとして、CF<sub>4</sub>/Ar/O<sub>2</sub>ガスにて下層ハードマスクであるSiC膜410、プラズマ重合BCB絶縁膜409およびエッチストップ膜であるSiC膜408を異方性エッチングし、その後エッチングガスをN<sub>2</sub>/O<sub>2</sub>に切り替えて、フォトレジストを除去しながらプラズマ重合BCB絶縁膜407を異方性エッチングすることで、ビアホール413を形成する。この際、エッチングはビアホール底にあるCu配線405上に位置するカバー膜のSiC膜406で停止する【図4(d)】。

【0043】さらに、配線溝パターン412が開孔された上層ハードマスクであるシリコン酸化膜411をマスクとして、下層ハードマスクであるSiC膜410をCF<sub>4</sub>/Arガスで、プラズマ重合BCB絶縁膜409をN<sub>2</sub>/O<sub>2</sub>ガスでエッチングすることで配線溝パターン414を形成し、最後にCF<sub>4</sub>/Arガスでビアホール底に存在するSiCカバー膜406を除去する【図4(e)】。

次に、有機洗浄した後、MOCVD法により0.2μm厚のCuシード膜415を成膜する。この際、ビアホール底には下地配線のCuが存在するため、このCuを触媒としてMOCVD-Cuが成長することから、ビアホール底部では清浄なCu/Cu界面が形成される。また、ここではビアホール径を0.3μmφとしたため、ビアホール413内はMOCVD-Cuシード膜で埋められる。すなわち、MOCVD-Cuシード膜厚をビアホール半径以上とすることで、ビアホール内を完全にMOCVD-Cu膜で埋め込むことができる。その後、このMOCVD-Cuシード膜を電極として電解メッキ法によりメッキCu膜416を堆積して残る配線溝を埋める【図4(f)】。

【0044】400℃、20分の結晶化アニールを行った後、CMPによって配線溝およびビアホール以外の余

剰なCuを除去してCuプラグとCu配線417を形成し、さらにCu配線上面にカバー膜となるバリア絶縁膜層として0.03μm厚のSiC膜418を堆積する

【図4(g)】。さらに、図4(b)から図4(g)までの工程を繰り返すことで3層以上の多層配線を形成することができる。

【0045】本実施例の製造方法においても、配線溝部およびビアホールの側面および底面に導電性バリア膜が存在しない銅配線構造を実現できる。このMOCVD-Cuシード膜と電解メッキCu膜とを併用する方法は、微細なビアホールをMOCVD-Cu膜で完全に埋め込んで下地Cu配線とのCu/Cu界面を保持し、かつ低製造コストでかつ高スループットの電解メッキCu膜で配線部を形成できるという特徴を有する。以上の工程により間隔0.28μmで隣接する10mm長の配線対を形成し、400℃で10時間アニールしても配線間リーク電流は10<sup>-9</sup>A/cm<sup>2</sup>程度であって十分な絶縁耐性を確保していることが確認できた。さらに、導電性のバリア膜である0.03μm厚のTa/TaN膜を用いた場合と配線抵抗を比較した結果、配線抵抗率は2.5μΩ・cmから2.0μΩ・cmへと約25%低減し、ビアホール接続部抵抗は1Ω程度から0.1Ω以下に低減することも確認された。その結果、ビアホールに係るエレクトロマイグレーション耐性は10倍以上向上した。

【0046】以上、本発明の好ましい実施例について説明したが、本発明は、これら実施例に限定されるものではなく、本発明の要旨を逸脱することのない範囲内において適宜の変更が可能なのである。例えば、実施例では、ジビニルシロキサンのビスベンゾシクロブテンを用いた絶縁膜について説明したがそれに限定されることなくその誘導体を骨格とする高分子絶縁膜であってもよい。また、実施例ではBCB膜中にCuプラグを単独で形成する工程については特に説明はしなかったが、BCB絶縁膜に埋め込まれたCuプラグを形成した後にその上にBCB絶縁膜に埋め込まれたCu配線を形成し、この工程を繰り返すことによって多層配線を形成することも可能である。さらに、BCB膜に接触するCu膜を形成する際に埋め込み性が問題とならない場合にはMOCVD法以外の成膜法例えばスパッタ法を用いることもできる。

【0047】

【発明の効果】以上説明したように、本発明は、プラズマ重合法により形成したBCB絶縁膜上に直接Cu膜を堆積するものであるため、低誘電率膜と低配線抵抗および低ビアホール接続抵抗とを実現することができ、配線遅延を抑制することができるとともにエレクトロマイグレーションに対する高い耐性を保持できる。また、Cu膜に対する400℃以上の熱処理が可能となるので、配線の一層の低抵抗化を実現することができる。さらに、BCB絶縁膜上に直接MOCVD-Cu膜を成膜するこ

とが可能となるので、 $0.1\mu\text{m}$ 以下の微細な開口に対しても信頼性の高い埋め込みを実現することができる。

【図面の簡単な説明】

【図1】 本発明の第1の実施例による半導体装置の製造方法を示す工程順の断面図。

【図2】 本発明の第2の実施例による半導体装置の製造方法を示す工程順の断面図。

【図3】 本発明の第2の実施例を用いて形成した半導体装置の断面図。

【図4】 本発明の第3の実施例による半導体装置の製造方法を示す工程順の断面図。

【図5】 プラズマ重合BCB絶縁膜と熱重合BCB絶縁膜のFTIRスペクトル。

【図6】 絶縁膜中のCu濃度のSIMSプロファイル。

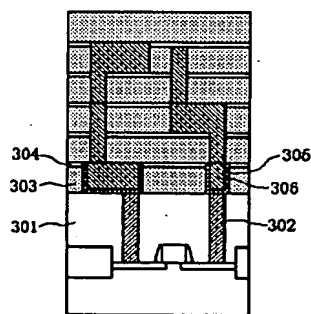
【図7】 従来の半導体装置の製造方法を示す工程順の断面図。

【図8】 熱重合法によるBCB絶縁膜の高分子化学反応過程図。

【符号の説明】

101、103、106 プラズマ重合BCB絶縁膜  
102、104 SiC膜  
105 Cu膜  
107 配線溝  
108 Cu配線  
201、203、206 プラズマ重合BCB絶縁膜  
202、204 SiC膜  
205 Cu膜  
207 ビアホール  
208 配線溝

【図3】

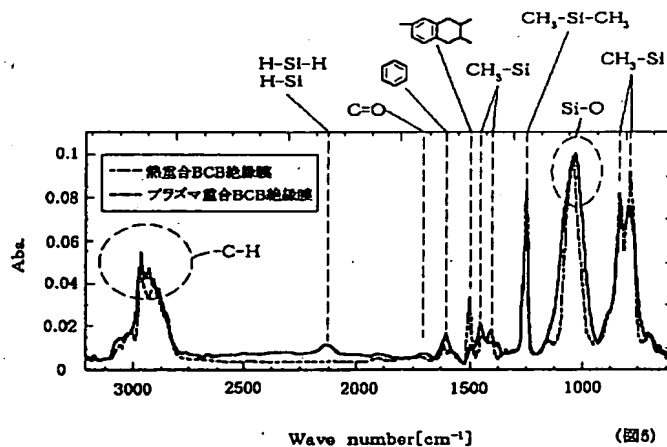


(図3)

301 SiO<sub>2</sub>膜  
302 Wコンタクトプラグ  
303 プラズマ重合BCB絶縁膜  
304 SiC膜  
305 Ta/TaN積層バリア膜  
306 Cu膜

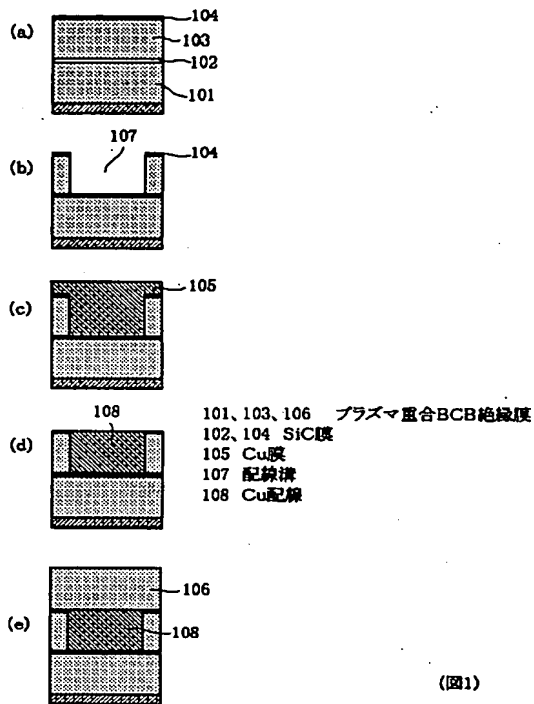
209 Cu配線  
210 Cuプラグ  
301 SiO<sub>2</sub>膜  
302 Wコンタクトプラグ  
303 プラズマ重合BCB絶縁膜  
304 SiC膜  
305 Ta/TaN積層バリア膜  
306 Cu膜  
401、403、407、409 プラズマ重合BCB絶縁膜  
402、404、406、408、410、418 SiC膜  
405、417 Cu配線  
411 シリコン酸化膜  
412、414 配線溝パターン  
413 ビアホール  
415 Cuシード膜  
416 メッキCu膜  
501 シリコン基板  
502、504、508、510 シリコン酸化膜  
503、509 シリコン酸窒化膜  
505、515 導電性のバリア膜  
506、518 Cu配線  
507、519 絶縁性のバリア膜  
511、513 レジスト膜  
512 ビアホール  
514 配線溝  
516 Cu膜  
517 Cuプラグ  
518 Cu配線

【図5】



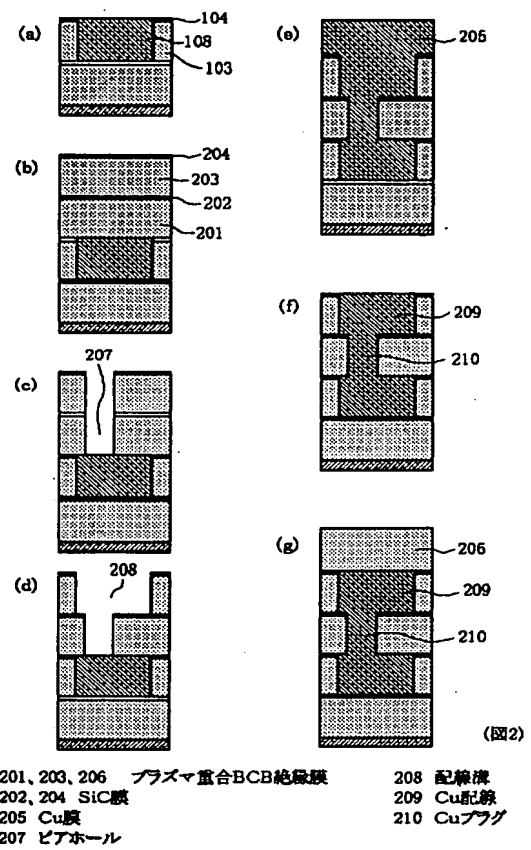
(図5)

【図 1】



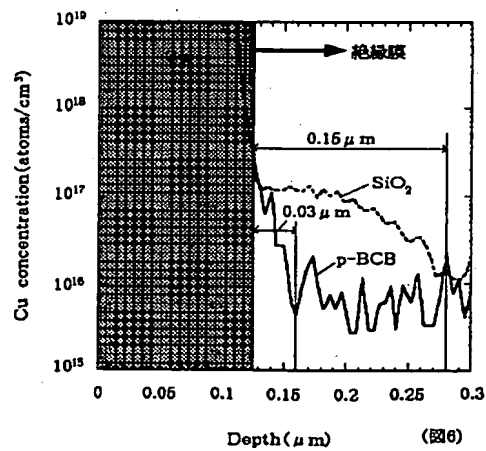
(図1)

【図 2】



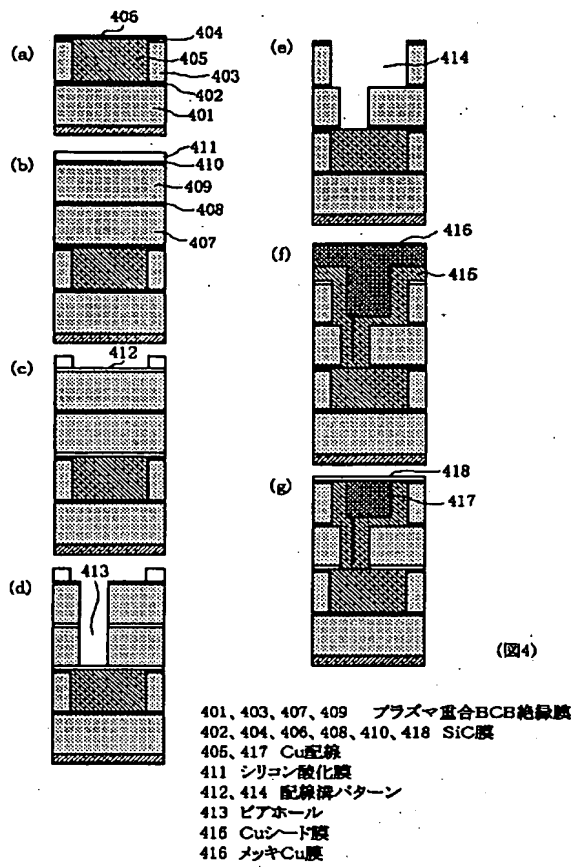
(図2)

【図 6】



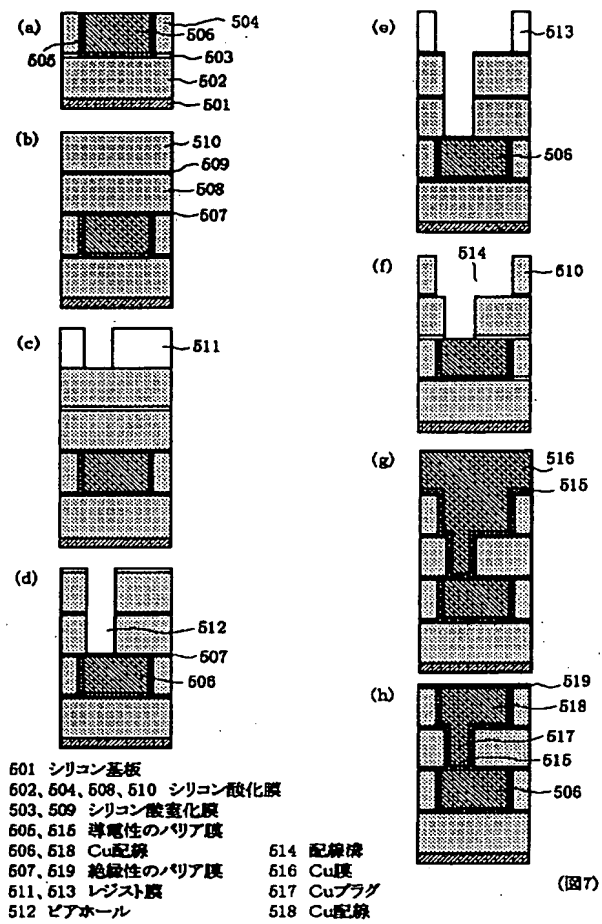
(図6)

【図4】



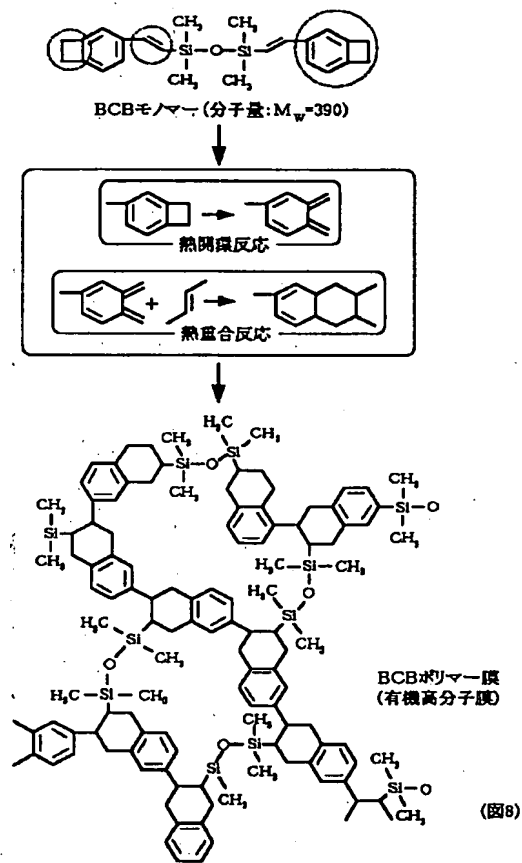
(図4)

【図7】



(図7)

【図 8】



フロントページの続き

(72)発明者 川原 潤

東京都港区芝五丁目7番1号 日本電気株

式会社内

(72)発明者 林 喜宏

東京都港区芝五丁目7番1号 日本電気株

式会社内

Fターム(参考) 5F033 HH11 JJ01 KK11 MM01 MM02

NN01 PP11 PP27 QQ16 QQ21

QQ23 QQ37 QQ48 QQ73 RR01

RR21 SS03 SS15 TT04 WW02

XX05

5F058 AA10 AC03 AC10 AF02 AH02

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**